

DENEY 6: DECODER (KOD ÇÖZÜCÜ), DEMULTİPLEXER (VERİ DAĞITICI)

6.1. Deneyin Amacı

Decoder, demultiplexer devrelerinin gerçekleştirilerek çalışmalarının incelenmesi

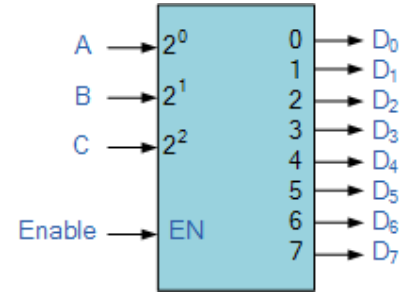
6.2. Kullanılan Elemanlar

- 1 x 74HC138 (3-to-8 line decoder/demultiplexer)
- 3 x 4,7k ohm
- 8 x 330 ohm
- 8 x Led

6.3. Teorik Bilgiler

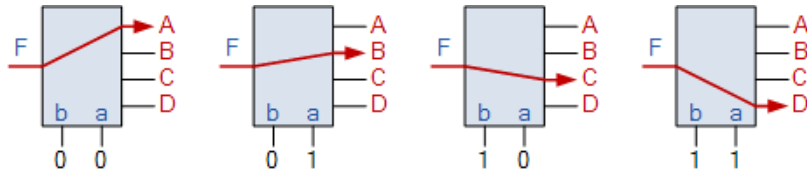
Decoder (Kod Çözücü)

İkili kodlanmış bilgileri, anlaşılması ve değerlendirilmesi daha kolay bilgilere dönüştüren devrelere kod çözücü devreler denir. Kod çözücü; kodlayıcının yaptığı işlemi tersine alır. Böylece orijinal bilgi tekrar elde edilmiş olur. Bu devrelerde n adet giriş, 2^n adet çıkış vardır.



Demultiplexer (Veri Dağıtıcı)

Bu devreler bir veri hattını, birçok çıkıştan herhangi birine bağlayabilen devrelerdir. Aşağıdaki örnekte F, veri hattını; A, B, C, D, çıkışları; a ve b de çıkış seçme pinlerini göstermektedir.

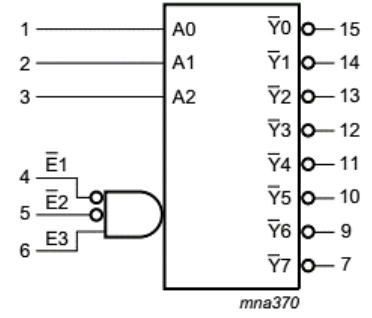


74HC138 decoder entegresi, aynı zamanda demultiplexer olarak da kullanılabilir. A2, A1, A0 girişleri çıkış seçme pinleri, E3 de veri hattı olarak kullanıldığında demultiplexer devresi gerçekleştirilmiş olur.

74HC138 Entegresi

74HC138 entegresi, 3 giriş (kontrol bitleri hariç) ve 8 çıkışlıdır. Entegre girişlerine (A2, A1, A0) ikili olarak kodlanan değere karşılık gelen adresteki çıkış seçilmiş olur. Entegre pin diyagramı ve fonksiyon tablosu incelenecek olursa, çıkışların değillenmiş olduğu görülür. Bu durumda seçilmiş çıkış L(Low, 0), diğer çıkışlar H(High, 1)'dir.

Entegrede üç enable girişi ($\overline{E1}$, $\overline{E2}$, E3) vardır. Böylece dört entegre ve sadece bir evirici kullanarak 5:32 decoder devresi kurulabilir.



74HC138 Decoder Entegresinin Pin Tanımları

Table 2. Pin description

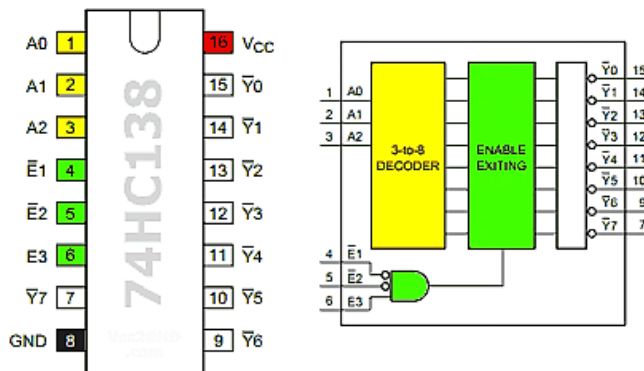
Symbol	Pin	Description
A0, A1, A2	1, 2, 3	address input
$\overline{E1}$, $\overline{E2}$	4, 5	enable input (active LOW)
E3	6	enable input (active HIGH)
$\overline{Y0}$, $\overline{Y1}$, $\overline{Y2}$, $\overline{Y3}$, $\overline{Y4}$, $\overline{Y5}$, $\overline{Y6}$, $\overline{Y7}$	15, 14, 13, 12, 11, 10, 9, 7	output (active LOW)
GND	8	ground (0 V)
V _{CC}	16	supply voltage

Fonksiyon Tablosu

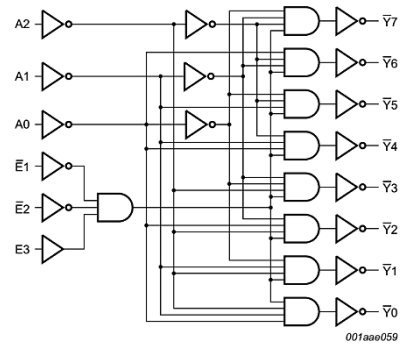
Control			Input			Output							
$\overline{E1}$	$\overline{E2}$	E3	A2	A1	A0	$\overline{Y7}$	$\overline{Y6}$	$\overline{Y5}$	$\overline{Y4}$	$\overline{Y3}$	$\overline{Y2}$	$\overline{Y1}$	$\overline{Y0}$
H	X	X	X	X	X	H	H	H	H	H	H	H	H
X	H	X											
X	X	L											
L	L	H	L	L	L	H	H	H	H	H	H	H	L
			L	L	H	H	H	H	H	H	H	L	H
			L	H	L	H	H	H	H	H	L	H	H
			L	H	H	H	H	H	L	H	H	H	H
			H	L	L	H	H	H	L	H	H	H	H
			H	L	H	H	H	L	H	H	H	H	H
			H	H	L	H	H	H	H	H	H	H	H
			H	H	H	L	H	H	H	H	H	H	H

[1] H = HIGH voltage level;
L = LOW voltage level;
X = don't care.

Fonksiyon Diyagramı



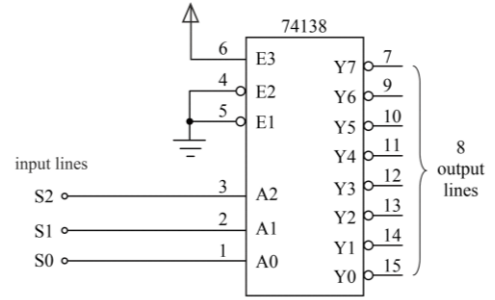
Lojik Diyagramı



6.4. Deneyin Yapılışı

(Decoder)

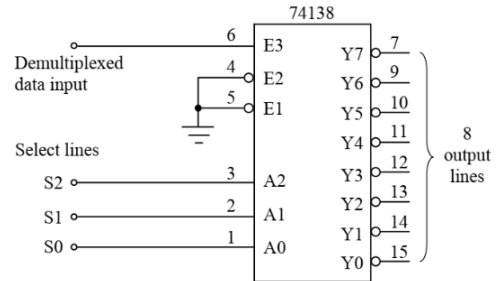
1. 74HC138 Decoder entegresini breadboarda yerleştirip E1, E2, E3 girişlerini sırasıyla 0, 0, 1 durumuna getirecek bağlantıları yapınız.
2. A0, A1, A2 giriş pinlerine ve Y7-Y0 aralığındaki çıkış pinlerine gerekli bağlantıları yapınız.
3. Tablosundaki giriş değerlerini vererek çıkışları gözlemleyiniz.



Girişler			Beklenen Çıkışlar								Gözlenen Çıkışlar							
A2	A1	A0	$\overline{Y7}$	$\overline{Y6}$	$\overline{Y5}$	$\overline{Y4}$	$\overline{Y3}$	$\overline{Y2}$	$\overline{Y1}$	$\overline{Y0}$	$\overline{Y7}$	$\overline{Y6}$	$\overline{Y5}$	$\overline{Y4}$	$\overline{Y3}$	$\overline{Y2}$	$\overline{Y1}$	$\overline{Y0}$
0	0	0	1	1	1	1	1	1	1	0								
0	0	1	1	1	1	1	1	1	0	1								
0	1	0	1	1	1	1	1	0	1	1								
0	1	1	1	1	1	1	0	1	1	1								
1	0	0	1	1	1	0	1	1	1	1								
1	0	1	1	1	0	1	1	1	1	1								
1	1	0	1	0	1	1	1	1	1	1								
1	1	1	0	1	1	1	1	1	1	1								

Demultiplexer

1. Şekilde verilen demux devresini 74HC138 entegresini kullanarak kurunuz.
2. Data girişine sinyal jeneratöründen 1Hz kare dalga uygulayınız.
3. A2, A1, A0 girişlerini swichleri kullanarak değiştirerek çıkışları gözlemleyiniz.



6.5. Deney Sonuç Soruları

1. Deneyin Proteus çizimini yapınız (Girişler için buton ve dirençler yerine “**logicstate**”, çıkışlar için led ve direnç yerine “**logicprobe**” kullanılabilir. Logicstate ve logicprobe, Proteus’un eleman ekleme aracında yer almaktadır.)
2. Şekilde (3:8) decoder’larla (4:16) decoder devresi elde edilmiştir. Benzer şekilde (4:16) decoder devresini **sadece** iki 74HC138 entegresi kullanarak tasarlayınız. Proteus çizimini yapınız.

