

## DENEY 7: ENCODER (KODLAYICI)

### 7.1. Deneyin Amacı

Encoder (Kodlayıcı) devrelerinin incelenmesi

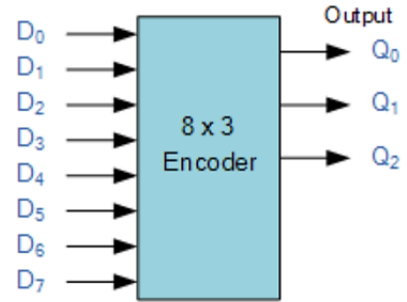
### 7.2. Kullanılan Elemanlar

- 1 x 74HC148 (8-3 Line Priority Encoder)
- 8 x 4,7k ohm
- 3 x 330 ohm
- 3 x Led

### 7.3. Teorik Bilgiler

#### Encoder (Kodlayıcı)

Kodlama; standartlama, hızlandırma, gizlilik, güvenlik ve boyut küçülterek yer tasarrufu sağlama amaçlarıyla yapılan işlemlerdir. Lojik devrelerde kullanılan kodlayıcılar da çeşitli amaçlarla kullanılırlar. Kodlayıcı, kod çözücünün tersini yapar. Bu devrelerde  $2^n$  adet giriş (veya daha az), n adet çıkış vardır.

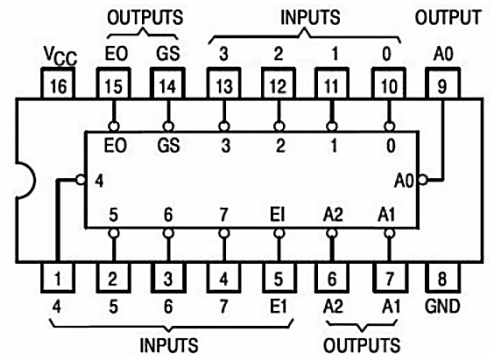


#### Priority (öncelik) encoder

Priority encoder devrelerinde, aynı anda iki veya daha fazla giriş aktif edilirse, en yüksek önceliğe sahip olan girişe öncelik verilir ve çıkış da buna göre oluşur (Öncelik basamak değerine göre). 8 bitlik bir A ( $A_7A_6A_5A_4A_3A_2A_1A_0$ ) sayısının öncelik sırasına göre bitleri 7, 6, ..., 0 şeklindedir.)

#### 74HC148 Encoder Entegresi

74HC148, bir priority encoder entegresidir. Pin diyagramı ve doğruluk tablosu verilmiştir. Entegrede data giriş ve çıkış pinleri “Lojik 0 aktif” olarak çalışmaktadır. Diğer bir ifadeyle girişleri ve çıkışları değıllenmiştir. Bu durum entegre sembolünden de görülebilir. Sembol üzerinde ilgili pinlerin önünde değıl işareti vardır. Girişleri aktif etmek için ilgili girişe Lojik 0 verilmelidir.



“EI (enable in)” girişı, entegreyi aktif veya pasif yapabilen bir giriştir. Entegrenin beklendiğı gibi çalışması için, EI girişı, L (Low) durumunda olmalıdır. Bu durumdayken, 0 – 7 aralığında L (Low, 0) değıeri alan giriş pinlerden en **öncelikli** olan seçilir ve buna karşılık gelen değıer, çıkışlara kodlanır.

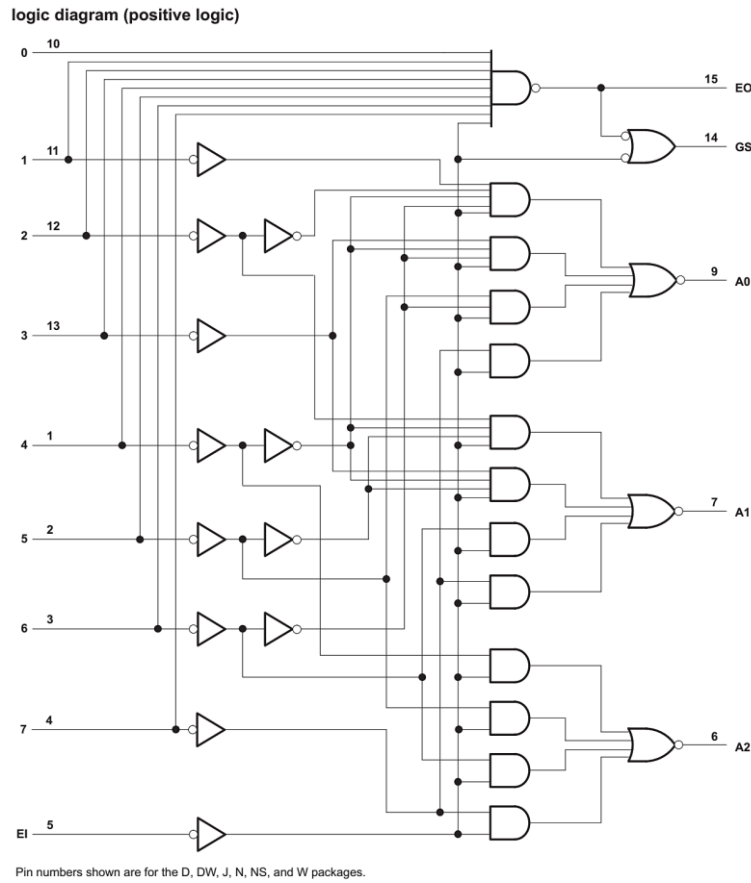
Mesela, tabloda üçüncü satırda EI girişi L, yani 0 durumundadır ve entegre aktiftir. Bu satırda 7 numaralı giriş L'dir. Girişler ve çıkışlar değillenmiş olduğundan bu durumda 7 numaralı pin seçilmiş durumdadır ve bu pin en yüksek öncelikli olduğundan diğer pinlere bakmaya gerek yoktur. Bu yüzden tabloda diğer sayı girişleri "X" olarak kaydedilmiştir. Çıkışlara (A2,A1,A0) 7 kodlanacaktır. Çıkışlar da değillenmiş olduğundan, çıkışta "111" görülmesi beklenirken "LLL" yani "000" görülecektir.

**FUNCTION TABLE**

INPUTS								OUTPUTS					
EI	0	1	2	3	4	5	6	7	A2	A1	A0	GS	EO
H	X	X	X	X	X	X	X	X	H	H	H	H	H
L	H	H	H	H	H	H	H	H	H	H	H	H	L
L	X	X	X	X	X	X	X	L	L	L	L	L	H
L	X	X	X	X	X	X	L	H	L	L	H	L	H
L	X	X	X	X	L	H	H	H	L	H	H	L	H
L	X	X	X	L	H	H	H	H	H	L	L	L	H
L	X	X	L	H	H	H	H	H	H	L	H	L	H
L	X	L	H	H	H	H	H	H	H	H	L	L	H
L	L	H	H	H	H	H	H	H	H	H	H	L	H

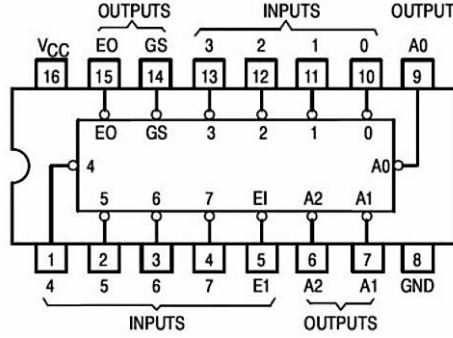
H = HIGH Logic Level, L = LOW Logic Level, X = Irrelevant

### 74HC148 Encoder Entegresinin Lojik Diyagramı



## 7.4. Deneyin Yapılışı

1. Aşağıda pin diyagramı verilen 74HC148 Encoder entegresini breadboarda yerleştirip, **EI** (E1) girişi “Lojik 0” durumunda olacak şekilde bağlayınız.
2. 0-7 aralığındaki giriş pinlerine ve A2, A1, A0 çıkış pinlerine gerekli bağlantıları yapınız.
3. Çeşitli giriş değerleri vererek “gözlenen çıkışlar” kısmına kaydediniz.



Girişler (Inputs)								Beklenen Çıkışlar			Gözlenen Çıkışlar			
E1	0	1	2	3	4	5	6	7	A2	A1	A0	A2	A1	A0
1	X	X	X	X	X	X	X	X	1	1	1			
0	1	1	1	1	1	1	1	1	1	1	1			
0	X	X	X	X	X	X	X	0	0	0	0			
0	X	X	X	X	X	X	0	1	0	0	1			
0	X	X	X	X	0	1	1	1	0	1	1			
0	X	X	X	0	1	1	1	1	1	0	0			
0	X	X	0	1	1	1	1	1	1	0	1			
0	X	0	1	1	1	1	1	1	1	1	0			
0	0	1	1	1	1	1	1	1	1	1	1			

## 7.5. Deney Sonuç Soruları

1. Deneyin Proteus çizimini yapınız. (Girişler için buton ve dirençler yerine “**logicstate**”, çıkışlar için led ve direnç yerine “**logicprobe**” kullanabilirsiniz. Logicstate ve logicprobe, Proteus’un eleman ekleme aracında yer almaktadır)
2. 74HC148 entegresindeki EO ve GS çıkışlarının fonksiyonları nedir? Hangi durumlarda aktif olur? Araştırınız.
3. Aşağıdaki şekilde verilen giriş değerlerine göre  $\overline{EO}$ ,  $\overline{A_0}$ ,  $\overline{A_1}$ ,  $\overline{A_2}$  ve  $\overline{GS}$  çıkış değerlerini yazınız.

